



FAKULTAS TEKNIK
UNIVERSITAS NEGERI YOGYAKARTA

LAB SHEET TEKNIK DIGITAL

Semester 3

LS 7 : UP/DOWN COUNTER

4 X 60 Menit

No. LST/EKO/DEL 214/07

Revisi : 01

Tgl : 28 Maret 2010

Hal 1 dari 5

A. Kompetensi

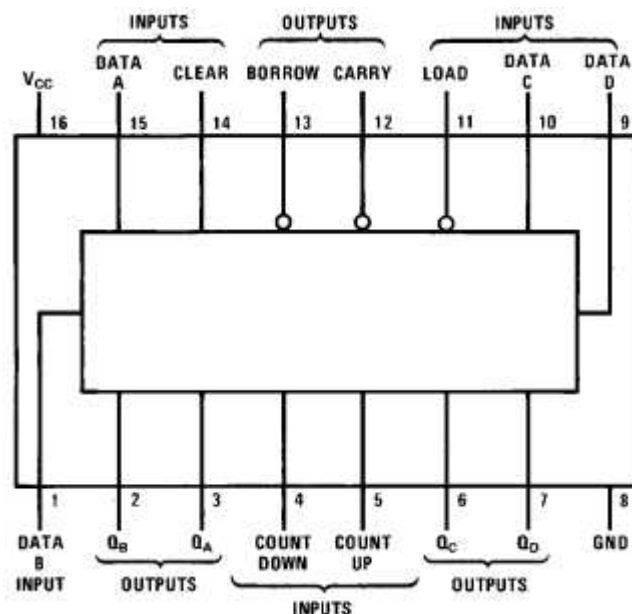
Memahami cara kerja rangkaian *up counter* dan *down counter*

B. Sub Kompetensi

1. Memahami cara kerja rangkaian *up counter*
2. Memahami cara kerja rangkaian *down counter*

C. Dasar Teori

Pencacah naik (atau kadang disebut pencacah maju) adalah pencacah yang urutan pencacahannya dari kecil ke besar, sedangkan sebaliknya pencacah turun (atau kadang disebut pencacah mundur) mencacah dari nilai tinggi ke rendah. Pada *labsheet* sebelumnya telah dijelaskan bagaimana menyusun pencacah naik dan pencacah turun dengan menggunakan serangkaian Flip-Flop. Untuk keperluan praktis, terdapat dua jenis IC pencacah naik dan turun yang sering digunakan yaitu IC 74192 dan 74193. IC counter 74192 adalah decade up/down counter yang mencacah dari nilai 0000 s/d 1001 biner atau 0 s/d 9 desimal. Sedangkan IC 74193 adalah IC *up/down counter* yang mencacah dari 0000 s/d 1111 biner atau 0 s/d 15 desimal. Pada Gambar 1 diperlihatkan diagram koneksi kaki IC 74192 yang disebut *Synchronous 4-Bit Up/Down Decade Counter* dalam lembar datanya.



Gambar 1. Diagram koneksi kaki-kaki IC 74193

Untuk memudahkan pemilihan operasi apakah pencacah naik atau pencacah turun maka dibuat suatu rangkaian kendali yang memanfaatkan gerbang-gerbang logika. Dengan memanfaatkan sifat gerbang NAND, yaitu apabila salah satu input berlogika 0 maka output akan selalu 1, sehingga kondisi ini dapat mengunci output pada satu kondisi meskipun kondisi input kaki yang lain berubah-ubah. Dengan demikian rangkaian kendali *up/down counter* bisa direalisasikan. Rangkaian ini diperlihatkan pada Gambar Rangkaian 1.

Dibuat oleh :
HSP dan ACN

Dilarang memperbanyak sebagian atau seluruh isi dokumen
tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

Diperiksa oleh :



**FAKULTAS TEKNIK
UNIVERSITAS NEGERI YOGYAKARTA**

LAB SHEET TEKNIK DIGITAL

Semester 3

LS 7 : UP/DOWN COUNTER

4 X 60 Menit

No. LST/EKO/DEL 214/07

Revisi : 01

Tgl : 28 Maret 2010

Hal 2 dari 5

Walaupun IC 74192 merupakan pencacah dekade, namun bila kita menginginkan untuk membentuk pencacah MOD- n , dengan $n < 10$, kita dapat mewujudkannya, seperti diperlihatkan pada gambar rangkaian 3. Adanya kaki *Carry Out* dan *Borrow Out* memungkinkan lebih dari satu IC 74192 dirangkai *cascade* untuk membentuk pencacah 0-99, 0-999, dan seterusnya, seperti diperlihatkan di gambar rangkaian 4. Selain itu IC 74192 juga mempunyai kaki masukan A, B, C, D, dan *Load* yang memungkinkan kita mempunyai nilai awal pencacah tertentu, tidak harus 0.

D. Alat dan Instrument

- | | |
|------------------------|------------|
| - Digital Trainer Kit | 1 buah |
| - Tools kit(tang) | 1 buah |
| - IC 74192, 7447, 7400 | @ 1 buah |
| - Kabel penghubung | secukupnya |
| - Pinset | 1 buah |

E. Keselamatan Kerja

1. Bekerjalah dengan keadaan tanpa tegangan pada saat membuat rangkaian dan mengubah rangkaian.
2. Lepaslah IC dari soket dengan hati-hati dan menggunakan peralatan pinset.
3. Jauhkan peralatan yang tidak diperlukan dari meja kerja.

F. Langkah Kerja

1. Gunakan bagian Basic Logic Gates pada digital trainer kit yang disediakan.
2. Buatlah rangkaian gabungan rangkaian 1 dan rangkaian 2.
3. Berikan input dengan menggunakan Logic Switch.
4. Bacalah output rangkaian dengan melihat pada logic monitor 7-segment.
5. Ubahlah input sesuai dengan tabel 1 dan masukkan hasil pengamatan pada tabel tersebut.
6. Buatlah rangkaian 3 dan masukkan hasil pengamatan pada tabel 2.
7. Bila memungkinkan, buatlah rangkaian 4 (misalnya dengan bergabung dengan kelompok praktikum lain), dan masukkan hasil pengamatan pada tabel 3.

G. Bahan Diskusi

1. Jelaskan bagaimana rangkaian pengendali *up/down counter* bekerja.
2. Jelaskan perbedaan keluaran seven segment pada masukan dari pembangkit pulsa dengan frekuensi berbeda-beda

Dibuat oleh :
HSP dan ACN

Dilarang memperbanyak sebagian atau seluruh isi dokumen
tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

Diperiksa oleh :



FAKULTAS TEKNIK
UNIVERSITAS NEGERI YOGYAKARTA

LAB SHEET TEKNIK DIGITAL

Semester 3

LS 7 : UP/DOWN COUNTER

4 X 60 Menit

No. LST/EKO/DEL 214/07

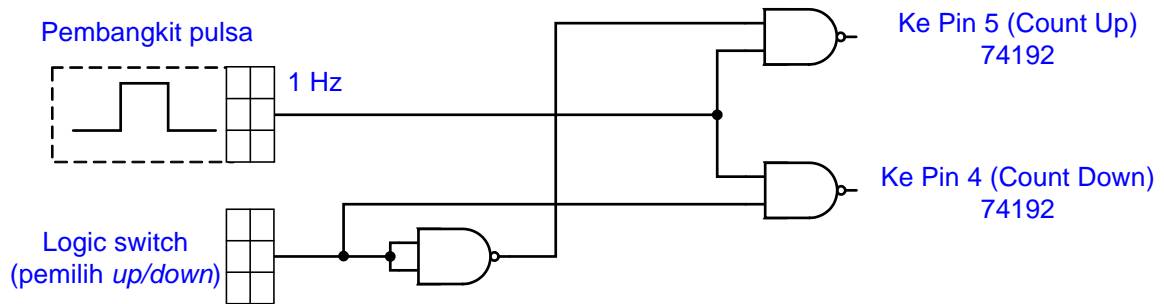
Revisi : 01

Tgl : 28 Maret 2010

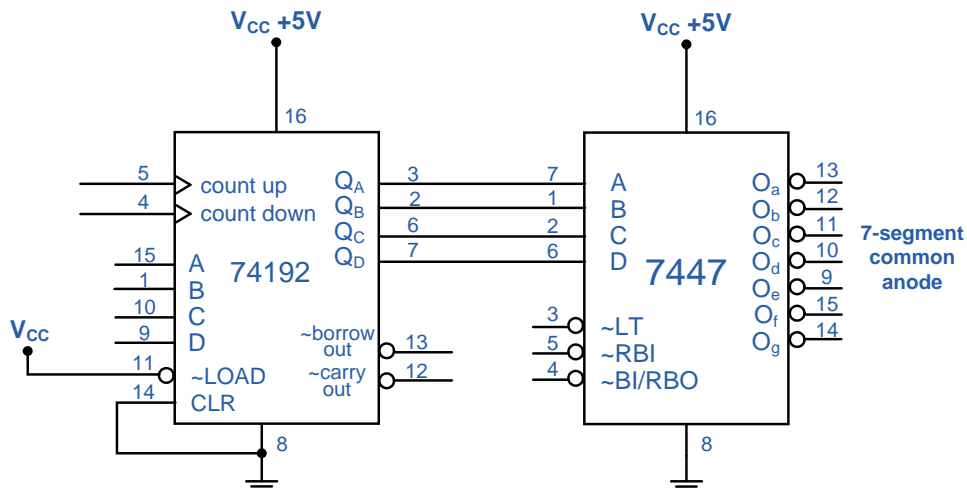
Hal 3 dari 5

H. Lampiran

1. Gambar Rangkaian



Gambar Rangkaian 1. Kendali *up/down counter*



Gambar Rangkaian 2. *Up/down Counter*

Dibuat oleh :
HSP dan ACN

Dilarang memperbanyak sebagian atau seluruh isi dokumen
tanpa izin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

Diperiksa oleh :



FAKULTAS TEKNIK
UNIVERSITAS NEGERI YOGYAKARTA

LAB SHEET TEKNIK DIGITAL

Semester 3

LS 7 : UP/DOWN COUNTER

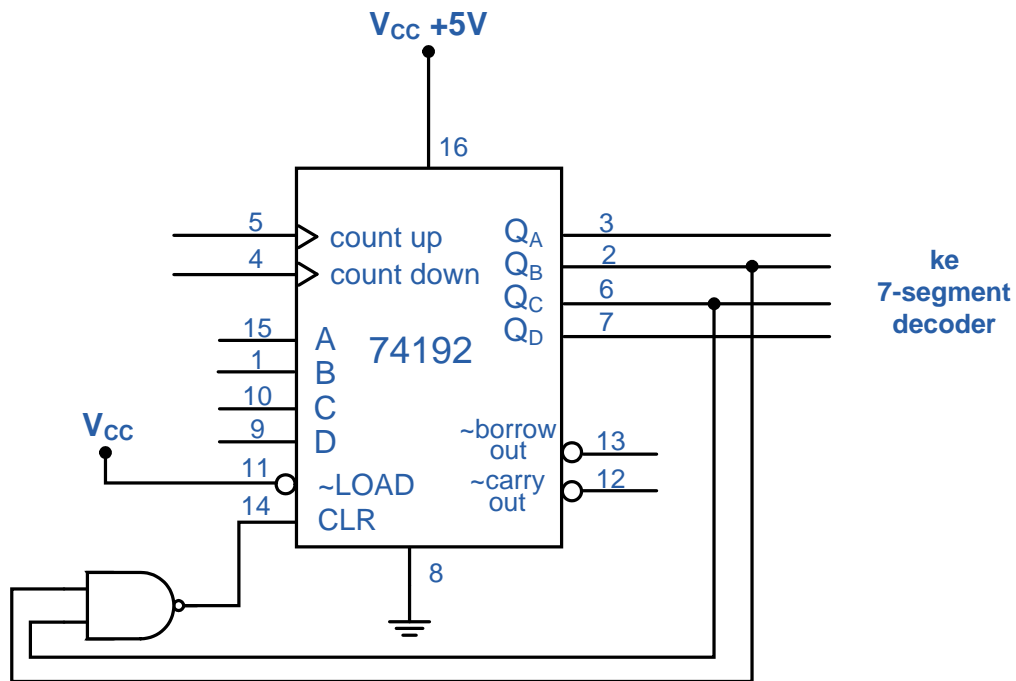
4 X 60 Menit

No. LST/EKO/DEL 214/07

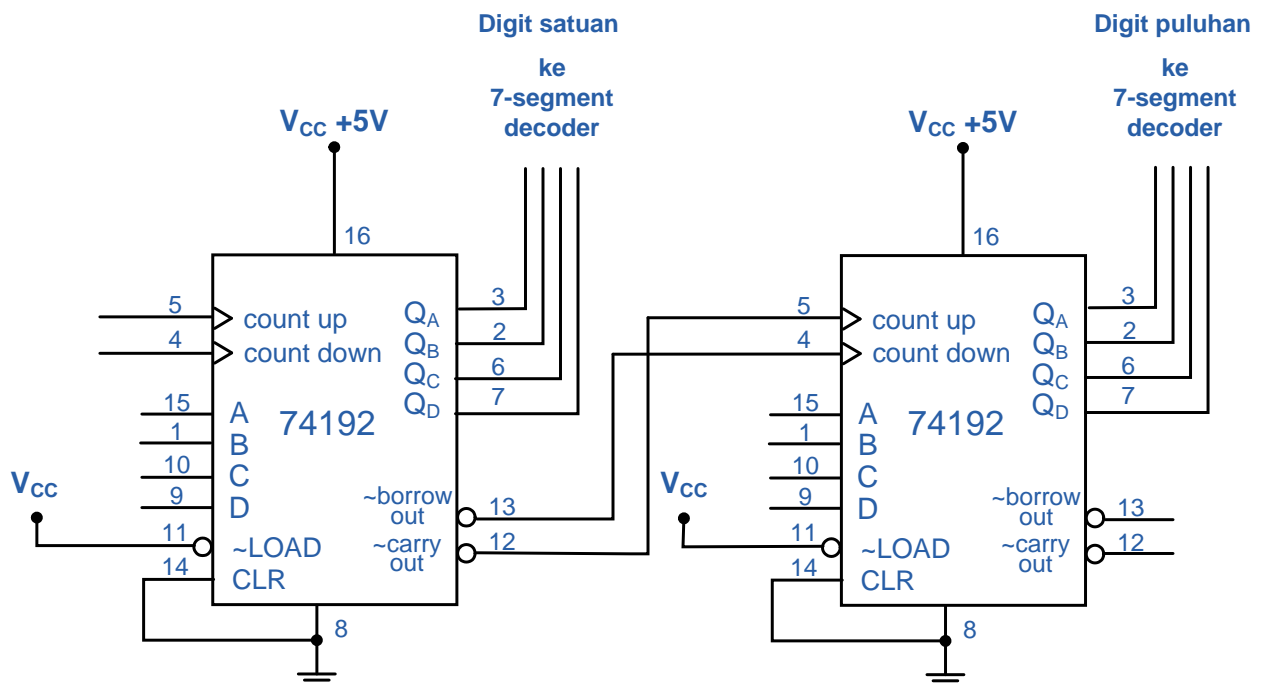
Revisi : 01

Tgl : 28 Maret 2010

Hal 4 dari 5



Gambar 3. Pencacah MOD-6.



Gambar 4. Pencacah naik 00-99.

Dibuat oleh :
HSP dan ACN

Dilarang memperbanyak sebagian atau seluruh isi dokumen
tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

Diperiksa oleh :



**FAKULTAS TEKNIK
UNIVERSITAS NEGERI YOGYAKARTA**

LAB SHEET TEKNIK DIGITAL

Semester 3

LS 7 : UP/DOWN COUNTER

4 X 60 Menit

No. LST/EKO/DEL 214/07

Revisi : 01

Tgl : 28 Maret 2010

Hal 5 dari 5

2. Tabel Percobaan

Tabel 1. Percobaan pencacah naik/turun

Logic Switch Kendali	Pulse Generator	Seven Segment
0	1 Hz	
	10Hz	
	100Hz	
1	1 Hz	
	10Hz	
	100Hz	

Catatan :

- jelaskan apakah pencacah menaik atau menurun, dan seberapa cepat pencacah beroperasi (dapat dilihat dari seberapa cepat angka pada tampilan 7-segment berubah)

Tabel 2. Percobaan pencacah MOD-6

Logic Switch Kendali	Seven Segment
0	
1	

Catatan :

- jelaskan pencacah menaik atau menurun hingga angka berapa.

Tabel 3. Percobaan pencacah *cascade* 2 buah IC 74192

Logic Switch Kendali	Seven Segment
0	
1	

Catatan :

- jelaskan pencacah menaik atau menurun hingga angka berapa.